

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-284972

(43)Date of publication of application : 09.10.1992

(51)Int.Cl.

B23K 9/073

B23K 9/073

B23K 9/09

H02H 9/02

H02M 9/00

(21)Application number : 03-074804

(71)Applicant : DAIHEN CORP

(22)Date of filing : 13.03.1991

(72)Inventor : NITTA AKIRA

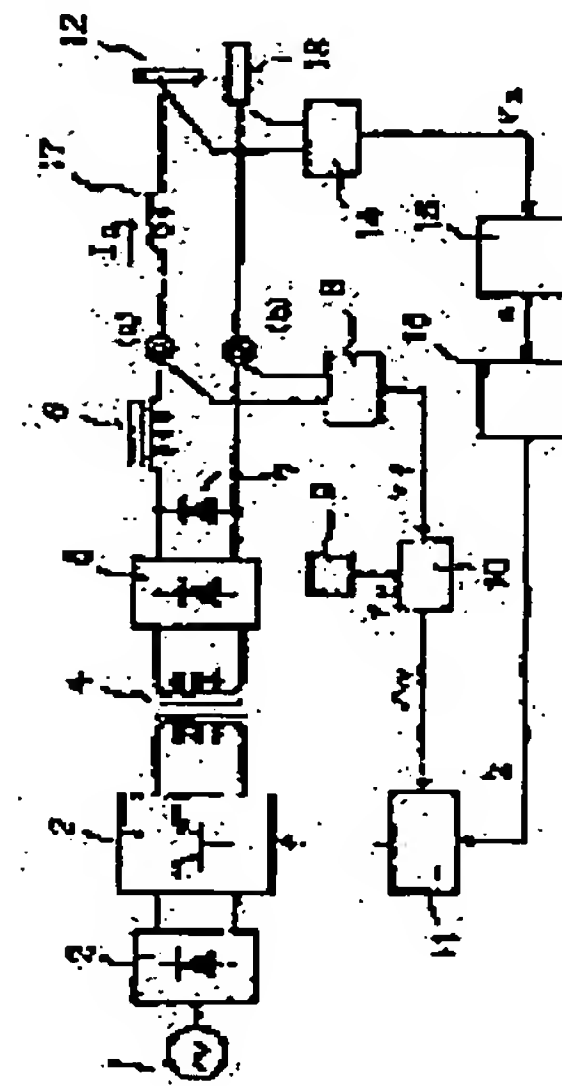
## (54) POWER UNIT FOR DC ARC WELDING

### (57)Abstract:

PURPOSE: To prevent the generation of spatters by rapidly decreasing a welding current for a while right before an arc is regenerated after a consumable electrode short-circuits materials to be welded.

CONSTITUTION: A switching element having a DC reactor 6 and polarity to short-circuit the output connected between output terminals is provided on an output circuit.

The voltage  $V_a$  between the electrode 12 and the materials 13 to be welded is detected and the first reference voltage  $V_{s1}$  determined for the voltage right before the electrode and the materials to be welded are brought to release from a short-circuited state and the second reference voltage  $V_{s2}$  (on condition of  $V_{s2} \geq V_{s1}$ ) determined for the voltage corresponding to the voltage right before release or right after release are set. A comparator 22 which compares the above-mentioned welding voltage  $V_a$  with the above-mentioned first and second reference voltages  $V_{s1}$  and  $V_{s2}$  and outputs a continuity command signal to the above-mentioned switching element during the time till  $V_a > V_{s2}$  is attained from when  $V_a \geq V_{s1}$  is attained from  $V_a < V_{s1}$  is provided. Consequently, a short-circuited part is prevented from being overheated when the arc is regenerated and the generation of spatters can be prevented.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-284972

(43) 公開日 平成4年(1992)10月9日

(5) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
B 2 3 K 9/073	5 4 5	7301-4E		
	5 2 5	7301-4E		
	9/09	7301-4E		
H 0 2 H 9/02		E 8834-5G		
H 0 2 M 9/00		B 8325-5H		

審査請求 未請求 請求項の数4(全 7 頁)

(21) 出願番号 特願平3-74804

(22) 出願日 平成3年(1991)3月13日

(71) 出願人 000000262

株式会社ダイヘン

大阪府大阪市淀川区田川2丁目1番11号

(72) 発明者 新田 晃

大阪市淀川区田川2丁目1番11号 株式会

社ダイヘン内

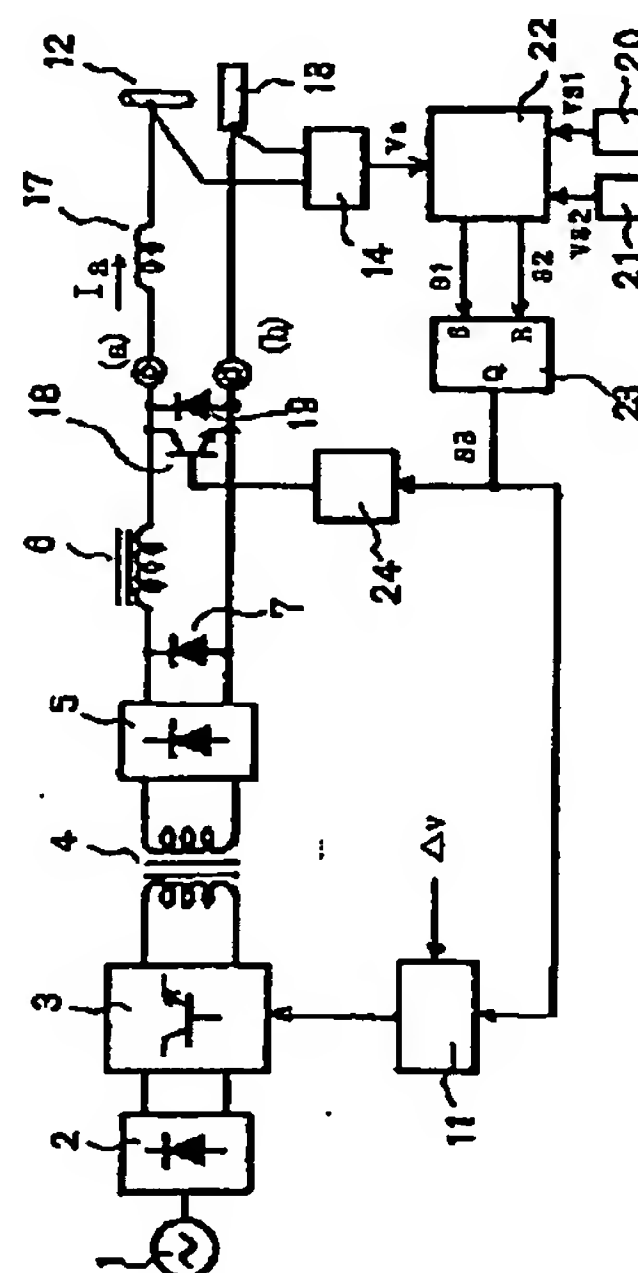
(74) 代理人 弁理士 中井 宏

(54) 【発明の名称】 直流アーク溶接用電源装置

(57) 【要約】

【目的】 消耗電極を用いて短絡とアークとをくりかえす短絡移行式アーク溶接におけるスパッタの発生を防止した直流アーク溶接用電源装置

【構成】 出力回路に直流リアクトルを有し、出力端子間に接続した出力を短絡する極性のスイッチング素子を設け、電極と被溶接物との間の電圧  $V_a$  を検出し、電極と被溶接物とが短絡状態から開放に至る直前の電圧に定めた第1の基準電圧  $V_{s1}$  と、開放直前または開放直後の電圧に相当する電圧に定めた第2の基準電圧  $V_{s2}$  (但し  $V_{s2} \geq V_{s1}$ ) とを設定し、前記溶接電圧  $V_a$  と前記第1および第2の基準電圧  $V_{s1}$ ,  $V_{s2}$  とを比較し  $V_a < V_{s1}$  から  $V_a \geq V_{s1}$  になったときから  $V_a > V_{s2}$  になるまでの間前記スイッチング素子に導通指令信号を出力する比較回路とを具備した直流アーク溶接用電源装置。



## 【特許請求の範囲】

【請求項1】 出力回路に直列に直流リアクトルを有する直流アーク溶接用電源装置において、出力端子間に接続した出力を短絡する極性のスイッチング素子と、電極と被溶接物との間の電圧 $V_a$ を検出する溶接電圧検出器と、前記電極と被溶接物とが短絡状態から開放に至る直前の電圧に相当する電圧 $V_{s1}$ に定めた第1の基準電圧設定回路と、開放直前または開放直後の電圧に相当する電圧 $V_{s2}$ （但し $V_{s2} \geq V_{s1}$ ）に定めた第2の基準電圧設定回路と、前記溶接電圧検出器の出力 $V_a$ と前記第1および第2の基準電圧設定回路の各出力 $V_{s1}$ 、 $V_{s2}$ とを比較し $V_a < V_{s1}$ から $V_a \geq V_{s1}$ （または $V_a > V_{s1}$ ）になったときから $V_a > V_{s2}$ （または $V_a \geq V_{s2}$ ）になるまでの間前記スイッチング素子に導通指令信号を出力する比較回路とを具備した直流アーク溶接用電源装置。

【請求項2】 出力回路に直列に直流リアクトルを有する直流アーク溶接用電源装置において、前記直流リアクトルに中間タップを設けるかまたは2個の直流リアクトルを直列接続して接続点から中間端子を引出し、前記直流リアクトルの中間タップまたは中間端子と出力端子のうち前記直流リアクトルを介しない端子との間に出力を短絡する極性に接続したスイッチング素子と、溶接電圧検出器と、電極と被溶接物とが短絡状態から開放に至る直前の電圧に相当する電圧 $V_{s1}$ に定めた第1の基準電圧設定回路と、開放直前または開放直後の電圧に相当する電圧 $V_{s2}$ （但し $V_{s2} \geq V_{s1}$ ）に定めた第2の基準電圧設定回路と、前記溶接電圧検出器の出力 $V_a$ と前記第1および第2の基準電圧設定回路の各出力 $V_{s1}$ 、 $V_{s2}$ とを比較し $V_a < V_{s1}$ から $V_a \geq V_{s1}$ （または $V_a > V_{s1}$ ）になったときから $V_a > V_{s2}$ （または $V_a \geq V_{s2}$ ）になるまでの間前記スイッチング素子を導通させる信号を出力する比較回路とを具備した直流アーク溶接用電源装置。

【請求項3】 出力回路に直列に直流リアクトルを有する直流アーク溶接用電源装置において、出力端子間に接続した出力を短絡する極性のスイッチング素子と、電極と被溶接物との間の電圧 $V_a$ を検出する溶接電圧検出器と、前記電極と被溶接物とが短絡状態から開放に至る直前の電圧に相当する電圧 $V_{s1}$ に定めた基準電圧設定回路と、前記溶接電圧検出器の出力 $V_a$ と前記基準電圧設定回路の出力 $V_{s1}$ とを比較し、 $V_a < V_{s1}$ から $V_a \geq V_{s1}$ になったときから一定時間前記スイッチング素子に導通指令信号を出力する比較回路とを具備した直流アーク溶接用電源装置。

【請求項4】 出力回路に直列に直流リアクトルを有する直流アーク溶接用電源装置において、前記直流リアクトルに中間タップを設けるかまたは2個の直流リアクトルを直列接続して接続点から中間端子を引出し、前記直流リアクトルの中間タップまたは中間端子と出力端子のうち前記直流リアクトルを介しない端子との間に出力を短絡する極性に接続したスイッチング素子と、溶接電圧

検出器と、電極と被溶接物とが短絡状態から開放に至る直前の電圧に相当する電圧 $V_{s1}$ に定めた基準電圧設定回路と、前記溶接電圧検出器の出力 $V_a$ と前記基準電圧設定回路の出力 $V_{s1}$ とを比較し $V_a < V_{s1}$ から $V_a \geq V_{s1}$ となったときから一定時間前記スイッチング素子を導通させる信号を出力する比較回路とを具備した直流アーク溶接用電源装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は直流アーク溶接用電源装置の改良に関し、特に消耗電極を用いて短絡とアークとをくりかえす短絡移行式アーク溶接に好適な直流アーク溶接用電源装置に関するものである。

## 【0002】

【従来の技術】 消耗電極を用いるアーク溶接において、消耗電極と被溶接物とが短絡したときに、短絡によって溶接電流が急増し、これによって短絡部が急速に加熱溶融されて溶断し、再びアークに移行することになる。この短絡からアーク再生に移るときに短絡によって増加した溶接電流が急速に減少しないとアーク再生の瞬間に過剰入力となって大量のスパッタを発生させることになる。このため短絡からアークの再生に移るときに溶接電流をできるかぎり急速に減少させるための工夫が重要である。

【0003】 従来は溶接現象を監視し、短絡からアークに移行した直後に一時溶接電源の出力制御素子を完全に遮断する方法が採用されている。図1はこの方式のアーク溶接用電源装置の例を示す接続図である。同図において1は交流電源であり商用交流電源が用いられる。2は整流回路、3は整流回路2の出力を高周波交流に変換するためのインバータ回路、4はインバータ回路3の出力をアーク溶接に適した電圧に変換する変圧器、5は変圧器4の出力を整流して再度直流に変換する整流回路、6は直流リアクトル、7はフライホイールダイオードである。8は出力電圧検出器、9は出力電圧設定器、10は比較器、11はインバータ制御回路であり公知のPWM制御回路が用いられる。12は消耗電極、13は被溶接物、14は溶接電圧検出器、15は溶接現象監視回路であり電極12と被溶接物13とが短絡して溶接電圧検出器14の出力が低下してからアークが再生して再び上昇するまでの間ハイレベル信号を出力する。16は溶接現象監視回路15の出力信号の立下りによってトリガーされるモノマルチバイブレータであり、アーク再生の瞬間から一定時間のハイレベル信号を出力する。このモノマルチバイブレータ16の出力信号はインバータ制御回路11に供給されてインバータ回路3に対する駆動信号を遮断する禁止信号として作用する。また17は出力ケーブルに分布するインダクタンスを便宜上1個のインダクタンスとして示したものである。

【0004】 同図の装置において、出力設定器9の出力



3

信号 $V_r$ は出力電圧検出器8の出力 $V_f$ と比較器10にて比較されて差信号 $\Delta V = V_f - V_r$ がインバータ制御回路11に供給されて、インバータ制御回路11はこの差電圧 $\Delta V$ が減少する方向にインバータ回路3に対する駆動信号のバルス幅を調整する。この結果、出力端子(a)、(b)間の電圧は出力設定器9の設定値 $V_r$ に対応した略一定の電圧に保たれる。

【0005】図2は図1の装置の動作を説明するための線図であり、同図(a)は電極12と被溶接物13との相互関係を模式的に示した図であり、図中斜線部は溶融部分を示す。同図(b)は電極12と被溶接物13との間の電圧、即ち溶接電圧 $V_a$ を示し、(c)は溶接現象監視回路15の出力信号、(d)はこの溶接現象監視回路15の出力によってトリガーされるモノマルチパイプレータ16の出力信号を示し、(e)はインバータの動作および停止状態を示し、また(f)はこれらによって得られる溶接電流 $I_a$ の変化を示している。

【0006】図2に示すように電極12の先端がアークによって溶融されて次第に大きな溶滴となり、時刻 $t = t_1$ にて被溶接物13に短絡する。この短絡によって溶接電圧 $V_a$ はほぼ零近くまで低下し、これによって溶接現象監視回路15の出力はハイレベルとなる。一方出力電圧検出器8の出力信号がフィードバックされて出力電圧設定器9の出力 $V_r$ と比較されて差信号 $\Delta V = V_r - V_f$ が減少するようにインバータ制御回路11が動作するので、出力端子(a)(b)間の出力電圧を一定に保つよう動作する。このために出力電流は図2の時刻 $t = t_1$ から $t_2$ に示すように急増し、この電流によって電極12と被溶接物13との短絡部が加熱され、また短絡部分の溶接金属が表面張力と短絡電流によるピンチ効果で被溶接物13の方に移行し、次第に短絡部が細くなり、時刻 $t = t_2$ で遂に短絡が解消されアークが再生する。アークの再生によって溶接電圧が急増すると溶接現象監視回路15はこれを検出して出力信号 $s$ はローレベルに反転する。信号 $s$ がローレベルに反転すると、この信号の立下りによってモノマルチパイプレータ16がトリガーされて一定時間幅のハイレベル信号 $k$ を出力し、インバータ制御回路11はこれによって信号 $k$ がハイレベルの間中インバータ回路3を停止させる。インバータ回路3の停止によって整流回路5に対する電力の供給はなくなるが、短絡期間中に流れていた電流 $I_a$ によって直流リアクトル6およびケーブルのインダクタンスに蓄えられていた電磁エネルギーによって溶接電流 $I_a$ が続けて供給される。この電流 $I_a$ は減少速度は直流リアクトル6、ケーブルのインダクタンスおよびアーク負荷からなる出力回路の時定数によって定まる値となる。

【0007】

【発明が解決しようとする課題】上記従来装置においては、電極が被溶接物に短絡し、これが溶融してアークが再生した後は、電力源からの電力の供給は遮断される

4

が、短絡中に出力回路のインダクタンスに蓄えられた電磁エネルギーはすべて溶接部を通して放出され消費されるので、図2の時刻 $t = t_1$ から $t_2$ に至る間にみられるようにアークの再生の直前からその瞬間に流れる電流は非常に大きく、このために破断直前の細くなった短絡部に過大な電流が流れることになり、この部分を沸騰、爆飛させて、大きなスパッタが生じることになる。

【0008】

【課題を解決するための手段】本発明は、出力端子間、または直流リアクトルの中間点と他の出力端子との間に電源の出力を短絡する極性のスイッチング素子を接続するとともに溶接電圧を検出し、この溶接電圧が短絡状態から上昇してアーク再生に至る少し手前の電圧に達したときにこのスイッチング素子を導通させ、かつ短絡が解消してアークに移行する少し手前または直後に遮断するようにして、上記従来装置におけるスパッタの発生を防止したものである。

【0009】

【実施例】図3に本発明の実施例を示す。同図において18は出力端子(a)(b)間に接続したスイッチング用トランジスタであり並列に逆電圧防止用ダイオード19が逆極性に接続されている。20は第1の基準電圧設定回路、21は第2の基準電圧設定回路、22は溶接電圧検出器14の出力 $V_a$ 、第1および第2の基準電圧設定回路20、21の各出力 $V_{s1}$ 、 $V_{s2}$ を入力とし、 $V_a \geq V_{s1}$ （または $V_a > V_{s1}$ ）のときに信号 $s_1$ を出力し、 $V_a > V_{s2}$ （または $V_a \geq V_{s2}$ ）のときに信号 $s_2$ を出力する比較回路である。23は信号 $s_1$ によってセットされ信号 $s_2$ にてリセットされるフリップフロップ回路、24はフリップフロップ回路23のQ端子の出力 $s_3$ によりスイッチングトランジスタ18を導通させる駆動回路である。またフリップフロップ回路23の出力 $s_3$ はインバータ制御回路11にも供給され、信号 $s_3$ が供給されている間はインバータ3を休止させる。図3のその他の部分は図1の従来装置と同機能の部分に同符号をつけて詳細な説明は省略する。また図3において図1の出力電圧検出器8、出力電圧設定器9および比較器10は図示を省略してある。

【0010】図4は図3の実施例の動作を説明するための線図であり、図5は図4の線図において短絡からアーク再生に至る時刻 $t = t_1$ から $t_2$ に至る間を時間軸（横軸）を拡大して示した図である。両図において(a)は溶接電圧検出器14の出力 $V_a$ 、(b)および(c)は比較回路22の出力 $s_1$ および $s_2$ 、(d)はフリップフロップ回路23の出力 $s_3$ を示し、(e)は溶接電流 $I_a$ を示している。また(f)は各時刻における電極12と被溶接物13との関係を模式的に示した図である。

【0011】ここでまず第1および第2の基準電圧設定回路20、21の設定値 $V_{s1}$ 、 $V_{s2}$ の決定の仕方につい

て説明する。電極12の先端の溶融部と被溶接物13とが短絡すると溶接電圧 $V_a$ は図5(a)の時刻 $t=t_1$ に示すように高いアーク電圧からほぼ零近くの $V_{s0}$ まで急減する。このときインバータ制御回路11はフィードバック信号が急減するために誤差信号 $\Delta V$ が大となり、大きな出力を発生するようにインバータ回路3に作用する。この結果出力電流 $I_a$ が急増する。一方、短絡部は電極先端の溶融部が表面張力と大なる短絡電流のピンチ効果によって次第に細かく絞られてくるために電圧 $V_a$ は次第に上昇し、そのまま放置すれば図2にて説明したようにやがて短絡部が破断してアークが再生する。そこで第1の基準電圧設定回路20の設定電圧 $V_{s1}$ としてアーク再生のときの電圧 $V_0$ よりわずかに低い電圧( $V_0 > V_{s1} > V_{s0}$ 、但し $V_{s0}$ は短絡初期の溶接電圧)に定め、また第2の基準電圧設定回路21の設定電圧 $V_{s2}$ として $V_0$ かまたはこの前後の電圧(但し、 $V_{s2} \geq V_{s1}$ )に定めればよい。

【0012】上記のように基準電圧 $V_{s1}$ 、 $V_{s2}$ を定めると、時刻 $t=t_1$ において電極12と被溶接物13とが短絡すると溶接電圧 $V_a$ は $V_a = V_{s0}$ に急減し、以後電流 $I_a$ の増加とともに上昇してゆく。時刻 $t=t_2$ において溶接電圧 $V_a$ が第1の基準電圧 $V_{s1}$ を超えて $V_a \geq V_{s1}$ となると比較回路22の出力信号 $s_1$ がハイレベルとなり、これによってフリップフロップ回路23の出力 $s_2$ がハイレベルとなる。信号 $s_2$ がハイレベルとなると駆動回路24を介してスイッチング用トランジスタ18が導通し、出力端子(a)(b)間が短絡される。これによってそれまで直流リアクトル6に流れていた電流はトランジスタ18とフライホイールダイオード7とを環流する電流となって流れ溶接部へは供給されなくなる。したがって時刻 $t=t_3$ 以後において溶接部に供給される電流はそれ以前に流れていた電流によってケーブルのインダクタンス17に蓄えられた電磁エネルギーによるものだけであり、このケーブルのインダクタンスは小さいので、蓄えられていた電磁エネルギーも少なく、溶接部の抵抗等によって急速に消費されて溶接電流は急速に減少する。このために、短絡部は図5の(f)に示すようにますます細くなるにもかかわらず溶接電圧は一旦低下し、短絡部がさらに細く絞られて破断寸前になって上昇を始める。この結果、溶接電圧 $V_a$ は時刻 $t=t_4$ において再び第1の基準値 $V_{s1}$ を超えるが、このときすでにフリップフロップ回路23の出力 $s_2$ はハイレベルになっているので何ら変化はない。さらに短絡部が細くなり、ほとんど破断に近づくと電圧は急速に上昇し、このとき時刻 $t=t_4$ にて第2の基準電圧 $V_{s2}$ を超える。

【0013】 $V_a > V_{s2}$ となると比較回路22は信号 $s_1$ を出力し、これによってフリップフロップ回路23がリセットされて出力信号 $s_2$ はローレベルに反転する。この結果、トランジスタ18に流れていた電流はそのま

ま電極12と被溶接物13とからなる溶接部に流れることになる。なお、溶接電圧 $V_a$ が $V_{s0}$ から上昇して $V_a \geq V_{s1}$ となってから $V_{s2} \geq V_{s1}$ となるまでの間にある間は信号 $s_2$ がインバータ制御回路11も停止させるので電源回路からの新たな電力の供給はない。このように動作する結果、図3の実施例においては図4、図5の(e)に示すように短絡解消の直前において溶接電流が一時急減するので短絡解消の瞬間の過熱がなくなり、スパッタの発生を確実に防止するものである。

10 【0014】ただし、本発明を実施するときは短絡から解放に至る時の検出電圧 $V_a$ は図5(a)のように必ず $V_{s0}$ から上昇して $V_{s1}$ で出力端子がスイッチング素子によって短絡されると再度低下して $V_a < V_{s1}$ となり、その後短絡部がさらに細くなるにつれて再び上昇して $V_{s1}$ を超えて $V_{s2}$ から短絡解消の瞬間の電圧 $V_0$ まで上昇してゆくの、 $V_{s1}$ と $V_{s2}$ とを等しくしても十分に時刻 $t_2$ と $t_4$ とを区別して検出することができる。それ故、 $V_0 \geq V_{s2} \geq V_{s1} > V_{s0}$ であればよいことになる。

20 【0015】図3に示した実施例においては、短絡解消の直前を検出するために溶接電圧として電極と被溶接物との間の電圧を検出する必要があった。実際の装置において電極と被溶接物との間の電圧を直接検出するためには図3に示したように検出用のケーブルを別に設けなければならず、溶接用ケーブルが数メートルないし十数メートルにも及ぶときには検出用ケーブルの取扱いが煩雑となり、またこのような長い検出用ケーブルを用いると信号にノイズが混入する可能性が大きくなることが考えられる。

30 【0016】図6は溶接電圧の検出を電源の出力端子(a)(b)で行ない得るようにした本発明の別の実施例を示す接続図である。同図において、18はスイッチング用トランジスタ、19はトランジスタ18の保護用ダイオードであり直流リアクトルに設けられた中間タップと出力端子(b)との間に接続されている。30は略定電圧特性の直流電源部であり、例えば図1および図3に示した装置における交流電源1、整流回路2、インバータ回路3、変圧器4、整流回路5、フライホイールダイオード7、出力電圧検出器8、出力電圧設定器9、比較器10およびインバータ制御回路11に相当する。31はスイッチング用トランジスタ18を駆動するためのトランジスタ制御回路であり、図3に示した実施例と異なり、出力端子(a)(b)間の電圧を検出する溶接電圧検出回路14の出力 $V_a$ を入力として基準電圧 $V_{s1}$ および $V_{s2}$ と比較し、 $V_a$ が $V_0$ から上昇して $V_a \geq V_{s1}$ になったときから $V_a > V_{s2}$ になるまでの間トランジスタ18を導通させる信号 $s_2$ を出力する回路であって、図3に示した実施例の第1および第2の基準電圧設定回路20、21、比較回路22、フリップフロップ回路23および駆動回路24に相当する。

50 【0017】図6の実施例においては、出力端子(a)



(b) 間の電圧はトランジスタ18が導通してもリアクトル6の中間タップよりも出力側の電圧があるので等にはならず真の溶接電圧に比例して変化するので、図3の実施例のように電極12と被溶接物13との間の電圧を直接検出した電圧に代用することができる。図7は、直流リアクトルを6aと6bとの2個に分割して、両者の接続点にスイッチング用トランジスタ18を接続したものであり、動作は図6に示した実施例と同様である。

【0018】図6および図7の実施例においては、いずれもスイッチング用トランジスタよりも出力端子側となるリアクトルのインダクタンスはスイッチング用トランジスタが導通したときの溶接電流の減少速度を遅らせるように作用するので、この部分のインダクタンスを適当な値に選択することによって最適の溶接電流減少速度を得るようにすることもできる。また図3の実施例と同様に図6および図7の実施例においてもトランジスタ制御回路31から直流電源部30に対して信号s<sub>1</sub>を供給して、トランジスタ18が導通している期間は直流電源部30の出力を禁止するようにしてもよい。

【0019】なお、図3、図6および図7の実施例においてはスイッチング用トランジスタをV<sub>a</sub>がV<sub>so</sub>から上昇してV<sub>a</sub> ≥ V<sub>s1</sub> (またはV<sub>a</sub> > V<sub>s1</sub>) になったときからV<sub>a</sub> > V<sub>s2</sub> (またはV<sub>a</sub> ≥ V<sub>s2</sub>) になるまでの間導通するようにしたが、短絡から溶接電圧が上昇して最初にV<sub>a</sub> ≥ V<sub>s1</sub>となったときから一定時間スイッチング用トランジスタを導通させるようにしても略同様の効果が得られる。

【0020】図8は図3に示した実施例を一部変更して上記のようにしたときの例を示す接続図であり、同図においては図3の第2の基準電圧設定回路21を除き、かつフリップフロップ回路23のかわりに比較回路22の出力信号s<sub>1</sub>によってトリガーされるモノマルチバイブレータ32を設け、このモノマルチバイブレータ32の出力をトランジスタ導通指令信号および電源出力禁止信号s<sub>2</sub>として供給するようにしたものである。同図の装置においてその他は図3に示した実施例と同じである。

【0021】図8の実施例においては、電極12が被溶接物13に短絡して溶接電圧V<sub>a</sub>が略零に低下した後に短絡部が細くなり電圧V<sub>a</sub>がV<sub>so</sub>から上昇してV<sub>a</sub> ≥ V<sub>s1</sub>となったときからモノマルチバイブレータ32の設定40 時限の間だけトランジスタ18が導通することになる。したがってモノマルチバイブレータの設定時限としては、V<sub>a</sub> ≥ V<sub>s1</sub>となったときからアーク再生に至るまでの平均的な時間に設定しておけばよいことになる。

【0022】なお、図8の実施例においても図6、および図7に示したようにスイッチング用トランジスタを直流リアクトルの途中で接続すれば、溶接電圧を出力端子(a)(b)間から取ることができる。

【0023】

【発明の効果】本発明においては、上記のように消耗電極が被溶接物に短絡した後にアークが再生する直前に溶接電流を一時急減させるものであるので、アーク再生時に短絡部が過熱されることがなく、スパッタの発生が有効防止できるものである。

【図面の簡単な説明】

【図1】従来の装置の例を示す接続図

【図2】図1の装置の動作を説明するための線図

【図3】本発明の実施例を示す接続図

【図4】図3の実施例の動作を説明するための線図

【図5】図4の線図の一部を時間的に拡大して示した線図

【図6】本発明の他の実施例を示す接続図

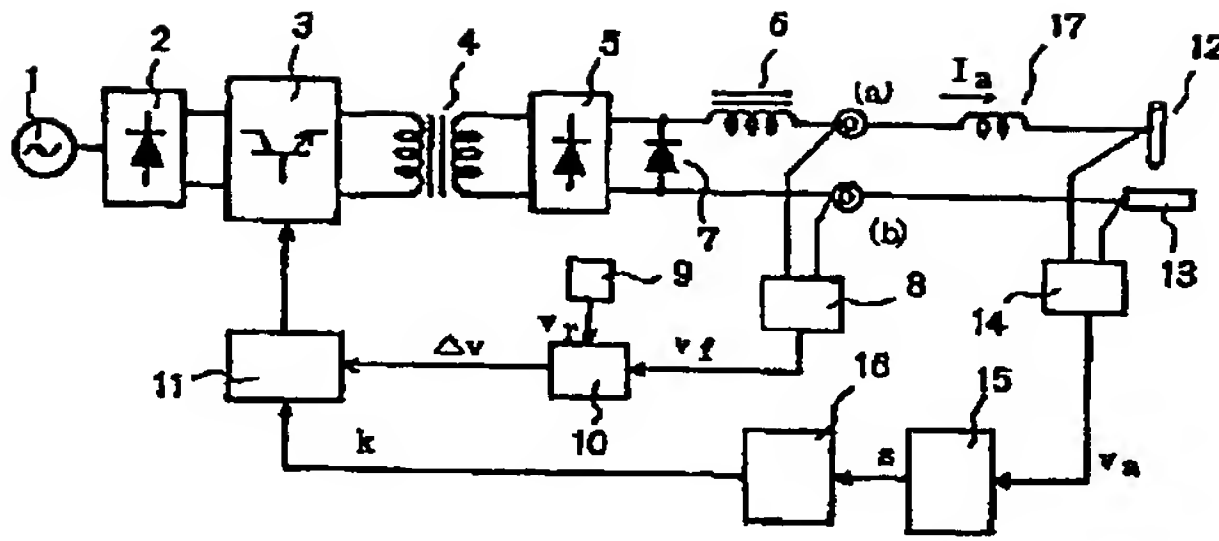
【図7】本発明の他の実施例を示す接続図

【図8】本発明の他の実施例を示す接続図

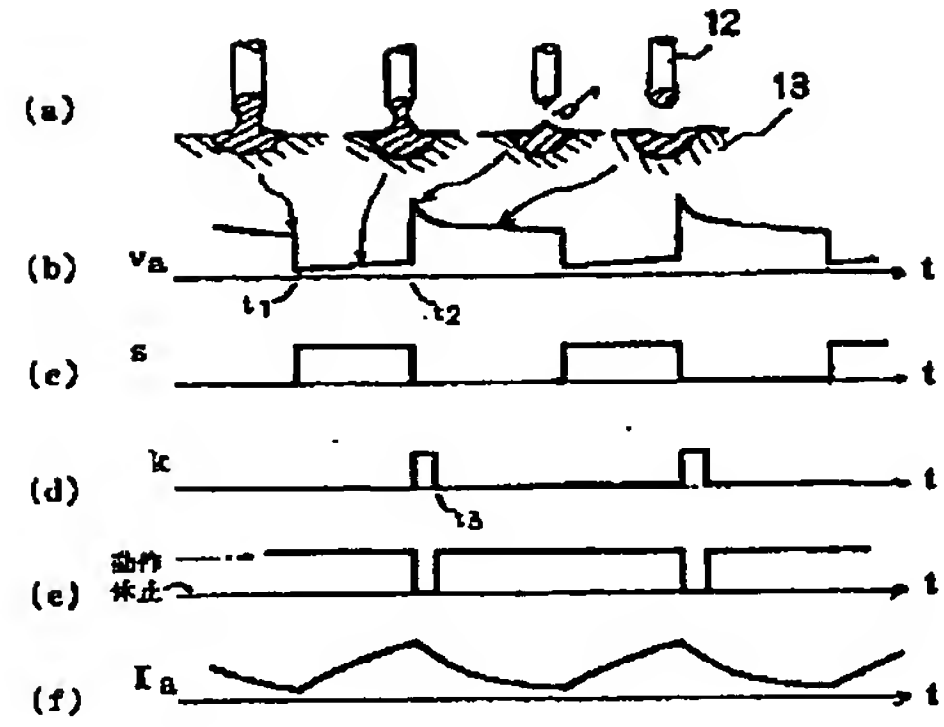
【符号の説明】

- |                 |               |
|-----------------|---------------|
| 1               | 交流電源          |
| 2               | 整流回路          |
| 3               | インバータ回路       |
| 4               | 変圧器           |
| 5               | 整流回路          |
| 6               | 直流リアクトル       |
| 6a・6b           | 直流リアクトル       |
| 7               | フライホイールダイオード  |
| 8               | 出力電圧検出器       |
| 9               | 出力電圧設定器       |
| 10              | 比較器           |
| 11              | インバータ制御回路     |
| 12              | 消耗電極          |
| 13              | 被溶接物          |
| 14              | 溶接電圧検出回路      |
| 17              | ケーブルのインダクタンス  |
| 18              | スイッチング用トランジスタ |
| 19              | ダイオード         |
| 20              | 第1の基準電圧設定回路   |
| 21              | 第2の基準電圧設定回路   |
| 22              | 比較回路          |
| 23              | フリップフロップ回路    |
| 30              | 直流電源部         |
| 31              | トランジスタ制御回路    |
| 32              | モノマルチバイブレータ   |
| V <sub>so</sub> | 短絡初期の電圧       |
| V <sub>o</sub>  | アーク再生時の電圧     |
| V <sub>s1</sub> | 第1の基準電圧       |
| V <sub>s2</sub> | 第2の基準電圧       |
| V <sub>a</sub>  | 検出電圧          |

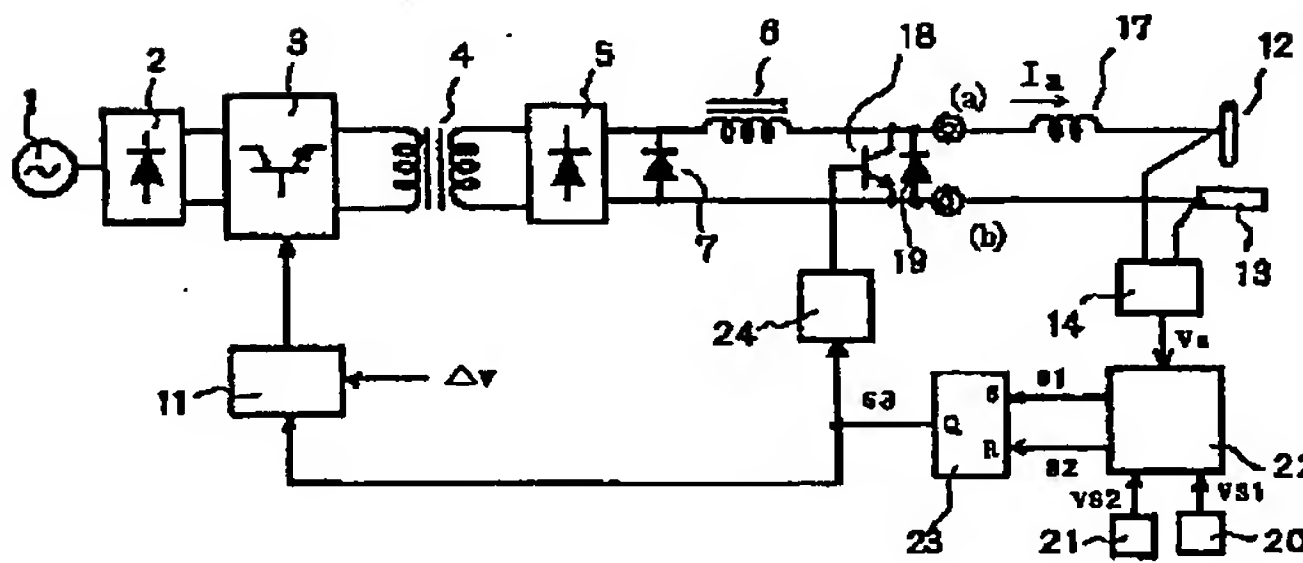
【図1】



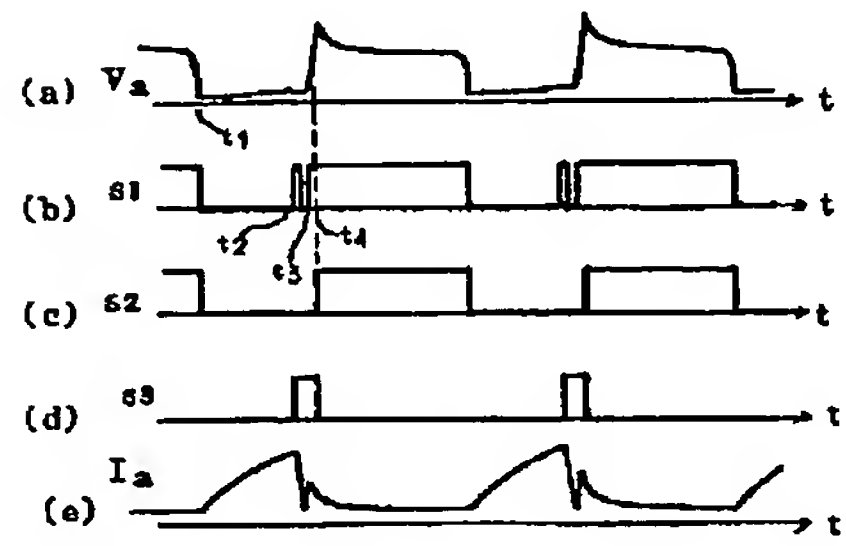
【図2】



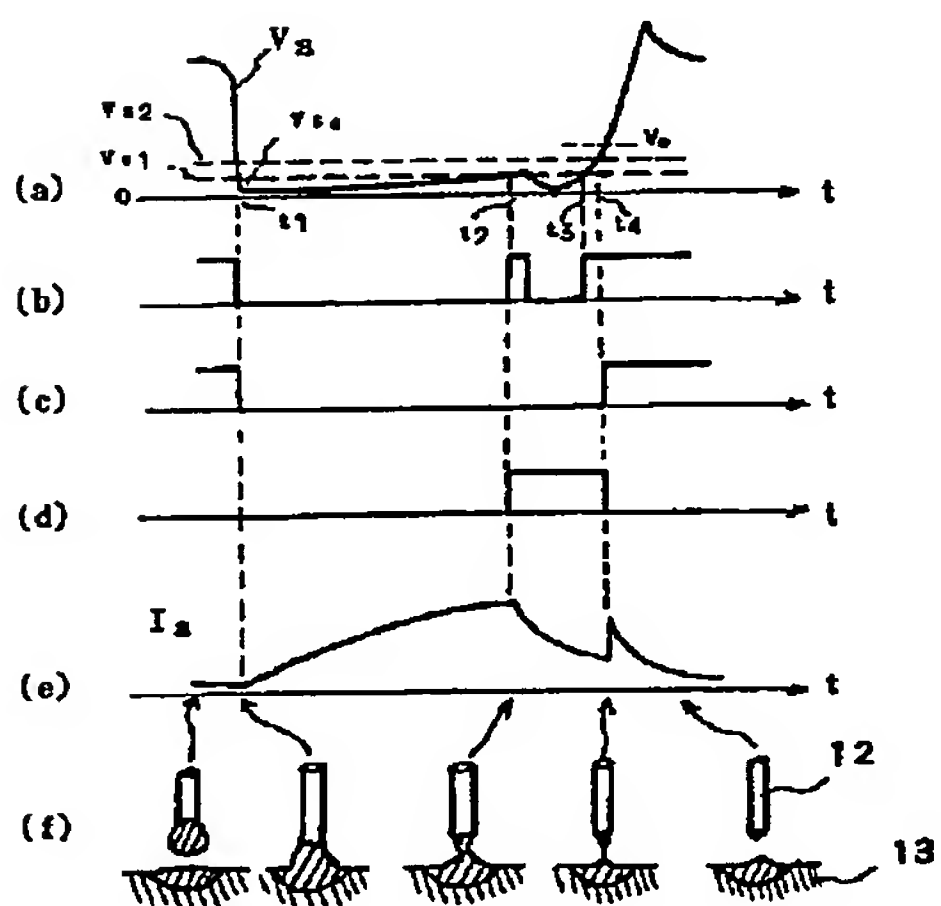
【図3】



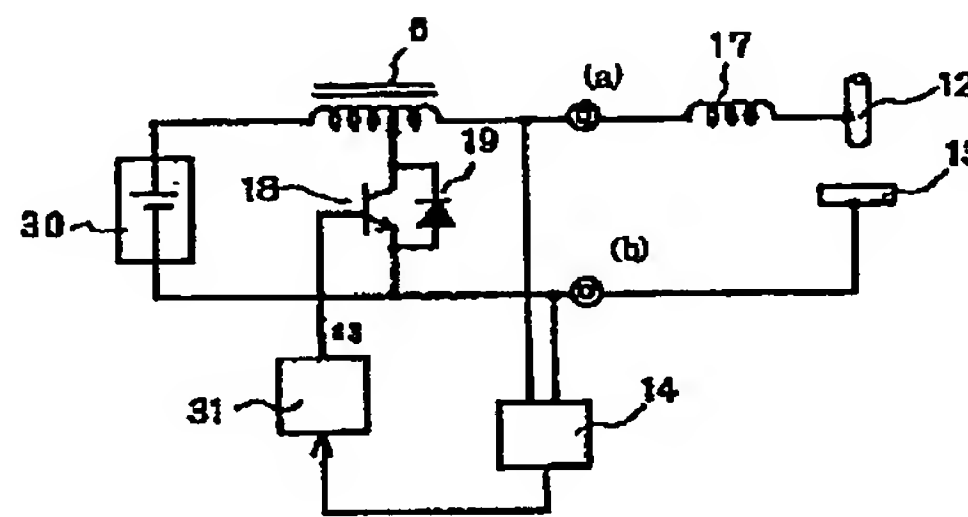
【図4】



【図5】

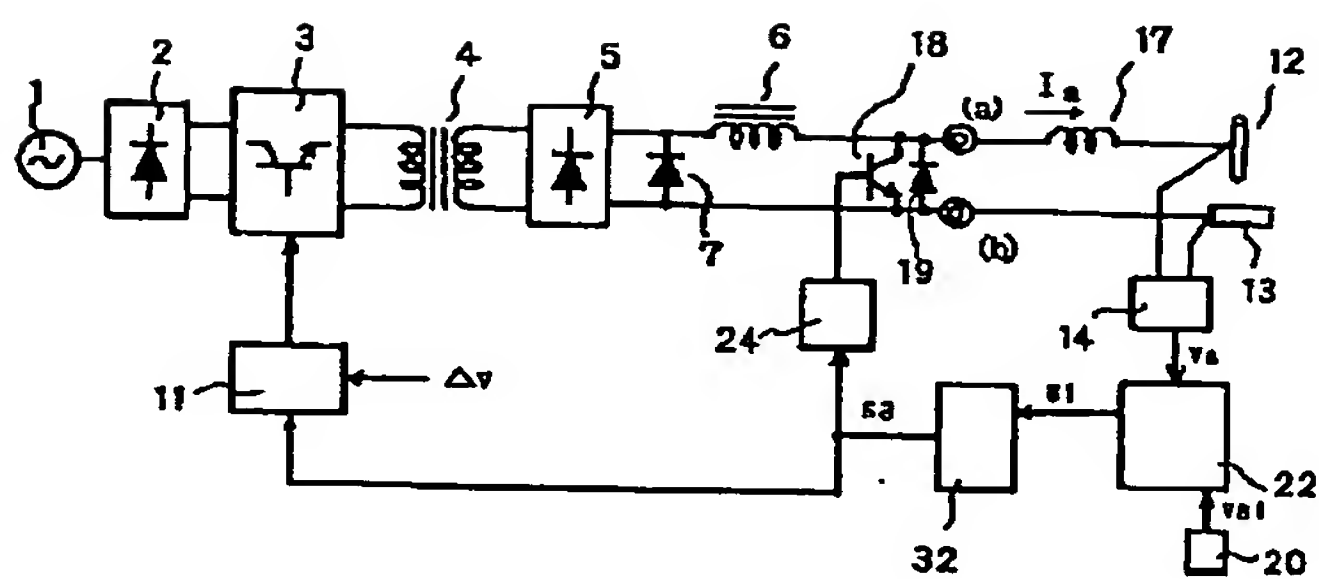
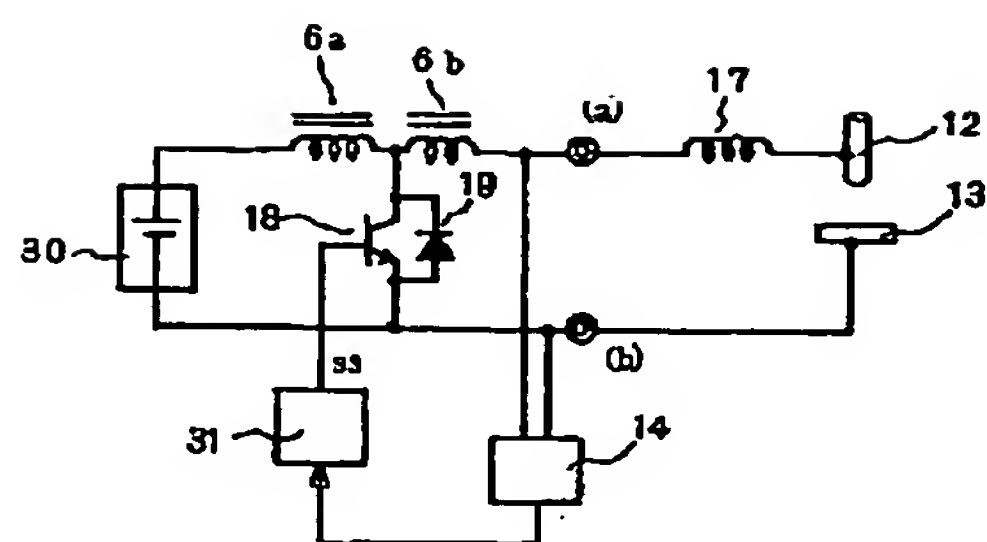


【図6】





【图 8】



**THIS PAGE BLANK (USPTO)**